

Modalidade do trabalho: Relatório técnico-científico
Evento: XX Jornada de Pesquisa

ANÁLISE DE DESEMPENHO DA TRANSFORMADA RÁPIDA DE FOURIER EM GPGPUS E MPSOCS¹

Emilio Hoffmann De Oliveira², Edson Luiz Padoin³.

¹ Trabalho de Conclusão de Curso, Sistema de Decisão Adaptativo Baseado em Redes Neurais para Uma Arquitetura Aplicada a Agricultura de Precisão, Utilização de Balanceamento de Carga e DVFS na Paralelização de Aplicações Almejando Aumento da Eficiência Energética em Sistema Paralelos e Heterogêneos

² Aluno do curso de Ciência da Computação da UNIJUI.

³ Professor do curso de Ciência da Computação da UNIJUI.

1. Introdução

Muitos projetos consideram eficiência energética como o ponto mais importante a se abordado na computação de alta performance. Pensando nisso, muitos projetos estão sendo desenvolvidos. um exemplo é projeto europeu Mont Blanc. Este projeto tem por objetivo alcançar o topo da lista Green 500, onde estão listados os computadores de alta performance com a melhor eficiência energética.

O projeto Mont Blanc tem como base a utilização de clusters compostos de placas MPSoC (Multiprocessor System-on-Chip) com processadores ARM. Tal definição se dá devido a grande eficiência energética destes processadores.

Com o mesmo objetivo, nosso artigo busca avaliar a eficiência energética de placas MPSoC com processadores arm. testes serão realizados almejando comparar os resultados obtidos com trabalhos anteriores onde foram utilizados aceleradores GPGPUs. Nas seções seguintes serão apresentados os aceleradores GPGPU e a placa MPSoC utilizados, o benchmark utilizado e os resultados obtidos.

1.1. Transformada de Fourier

A transformada de Fourier mostra que as funções não periódicas podem ser expressas por integrais de funções senoidais de frequencias diferentes, cada uma sendo multiplicada por um coeficiente próprio, sendo que a área sob a curva dessa função deve ser finita (ALBUQUERQUE, 2008).

Já a Transformada Rápida de Fourier foi criada para otimizar a resolução da transformada discreta. A FFT (Fast Fourier Transform - Transformação Rápida de Fourier) tem como base a divisão da transformada discreta em transformadas menores recursivamente, com o intuito de diminuir o esforço computacional (ALBUQUERQUE, 2008).

Este algoritmo é muito utilizado em aplicações como processamento digital de sinais e para a resolução de equações diferenciais parciais ou algoritmos para multiplicação de grandes inteiros.

2. Metodologia

Modalidade do trabalho: Relatório técnico-científico
Evento: XX Jornada de Pesquisa

Nesta seção serão descritos os aceleradores GPGPU utilizados e bem como o MPSoC.

2.1. Jetson TK1

Segundo Moreira, em (MOREIRA, 2009), dada a evolução dos circuitos eletrônicos, estes acabaram se direcionando para a possibilidade de inclusão em um mesmo circuito integrado, módulos analógicos e digitais. atualmente tornou-se comum a fabricação de circuitos com microprocessadores e uma memória, estes chamados de SoC (System-on-Chip).

Ainda segundo o autor para algumas aplicações de baixo desempenho um processador é suficiente, mas para um número crescente de aplicações é necessário mais do que isso. Por este motivo são utilizados os MPSoCs para a criação de sistemas integrados mais complexos (MOREIRA, 2009).

A NVIDIA Jetson TK1 é o MPSoC utilizado nos testes. Ela é desenvolvida com processador Tegra K1, 2 GB de memória RAM, 16 GB de armazenamento na placa e diversos periféricos de entrada e saída, entre eles, conexão de rede Gigabit Ethernet, USB 3.0, HDMI e VGA (NVIDIA, 2014).

O processador Tegra K1 é composto por uma GPGPU de 192 núcleos, esta GPGPU utiliza a arquitetura NVIDIA Kepler, mesma arquitetura usada em super computadores e sistemas de grande performance, além da GPGPU, a Jetson TK1 conta com uma CPU 4-PLUS-1 ARM Cortex A15 "r3" (NVIDIA, 2014).

A TDP (Thermal Design Power) assumida para os testes utilizando a Jetson TK1 foi de 15 Watts, segundo a NVIDIA em (NVIDIA, 2014a) a Jetson TK1 pode variar de 4 Watts à 15 Watts durante processamento pesado. Levando em conta que os algoritmos levariam a placa ao seu limite, foi considerado então o consumo máximo de 15 Watts.

2.2. GPGPUs

As GPGPUs utilizadas nos testes são da arquitetura Kepler. Esta arquitetura possui Streaming Multiprocessors (SMX) com 192 CUDA Cores de precisão simples, e 64 CUDA Cores de precisão dupla. de acordo com o modelo da GPGPU, ela pode conter até 15 SMX, resultando assim em um total de 2880 CUDA Cores (NVIDIA, 2012).

Além dos CUDA Cores, as GPGPUs contam com 32 SFU (Special Functions Units), que são unidades para utilização em cálculos específicos como seno, cosseno. Cada SMX conta com um escalonador capaz de lançar 4 grupos de threads por vez, grupos esses de 8 threads cada. Os SMX possuem 8 despachantes de instruções, permitindo que warps, grupos de threads, sejam executados paralelamente. (NVIDIA, 2012).

2.3. Benchmark

Modalidade do trabalho: Relatório técnico-científico
Evento: XX Jornada de Pesquisa

O benchmark utilizado Nos testes foi o Scalable Heterogeneous Computing Benchmark Suite (SHOC). Este benchmark é um conjunto de 78 testes, estes divididos em três níveis. Abaixo citamos alguns dos principais benchmarks encontrados no SHOC.

• **Nível 0**

••**BusSpeed:** Medição da velocidade de transferência de dados entre o processador e a GPGPU, realiza uma série de operações alterando o tamanho dos dados, variando entre 1 KB e 64 MB.

••• Download: Medição do processador para o acelerador.

••• ReadBack: Medição do acelerador para o processador.

••• DeviceMemory: Medição da largura de banda da memória.

••• ReadGlobalMemoryCoalesced: Apresenta a largura de banda da leitura na memória utilizando acessos em blocos de threads.

••• WriteGlobalMemoryCoalesced: Apresenta a largura de banda da escrita na memória utilizando acessos em blocos de threads.

• **Nível 1**

••**FFT:** Realiza transformações unidimensionais de Fourier. A Transformada Rápida de Fourier ou FFT, é um algoritmo para realizar o cálculo da Transformada Discreta de Fourier e a sua inversa. Este algoritmo é muito utilizado em aplicações como processamento digital de sinais e para a resolução de equações diferenciais parciais ou algoritmos para multiplicação de grandes inteiros.

••• SP-FFT: Teste de desempenho da FFT utilizando valores de precisão simples.

••• DP-FFT: Teste de desempenho da FFT utilizando valores de precisão dupla.

••**GEMM:** Medição do desempenho realizando multiplicações de matrizes.

••• SP_GEMM: matrizes com valores de precisão simples.

••• DP_GEMM: matrizes com valores de precisão dupla.

2.4. Ambiente e testes

Os testes foram executados em dois locais diferentes, os testes realizados com GPGPUs foram realizados no NVIDIA Technology Center, também conhecido como PSG Cluster, e os testes com o MPSoC foram realizados nos laboratórios do GPPD da UFRGS em Porto Alegre. Na Tabela 1 são apresentadas as principais especificações técnicas dos aceleradores e do MPSoC.

GPU	K10	K20	K20x	K40	Jetson TK1
CUDA Cores	1536	2496	2688	2880	192
Memória (GB)	8	5	6	12	2
TDP (W)	117,5	225	235	235	15

Tabela 1 - Especificações

Modalidade do trabalho: Relatório técnico-científico
Evento: XX Jornada de Pesquisa

3. Resultados e Discussão

Nas imagens abaixo demonstramos os resultados obtidos durante os testes. Na imagem 1 observamos o resultado do benchmark FFT, neste algoritmo a NVIDIA Jetson TK1 teve um desempenho bem abaixo das GPGPUs. Mas na imagem 2 observamos a eficiência energética deste algoritmo, a NVIDIA Jetson TK1 obteve o melhor resultado dentre os testados.

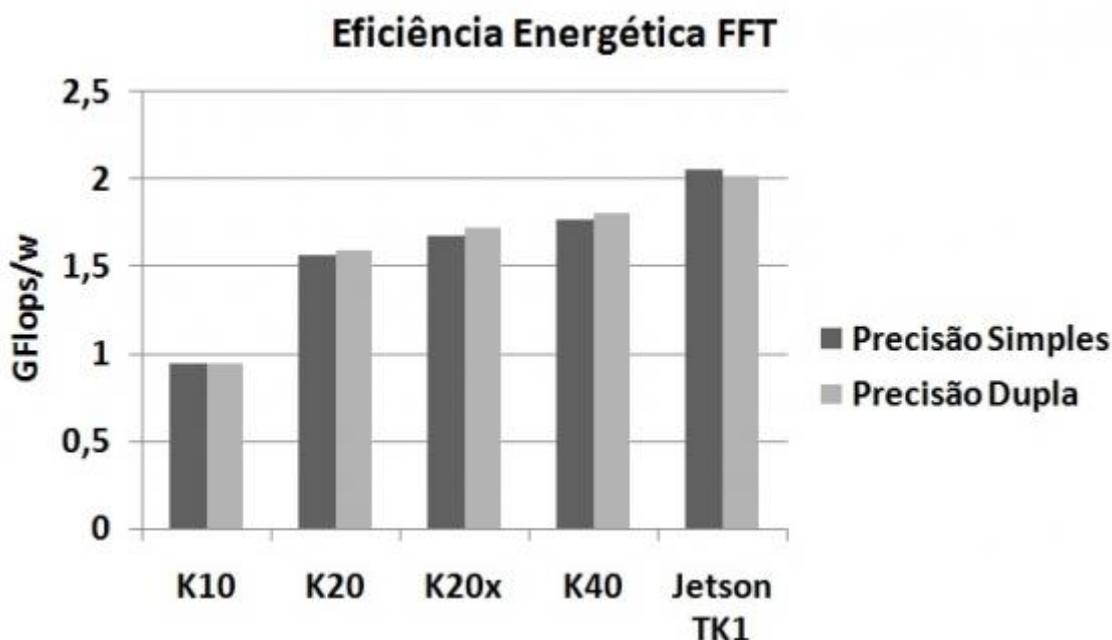


Imagem 2 - Análise da eficiência energética do benchmark FFT.

5. Conclusão e Trabalho Futuros

Analisando os resultados obtidos pode-se observar que neste algoritmo a NVIDIA Jetson TK1 pode obter uma melhor eficiência energética se comparado às GPGPUs testadas. Tornando-se uma boa opção para computação de alto desempenho levando em conta a eficiência energética. Para trabalhos futuros pretende-se aumentar a gama de GPGPUs testadas e o número de testes.

6. Palavras-chave

GPGPU; NVIDIA; MPSoC; Jetson TK1; SHOC.

Modalidade do trabalho: Relatório técnico-científico
Evento: XX Jornada de Pesquisa

7.Referências

NVIDIA. "NVIDIA's Next Generation CUDA Compute Architecture: KEPLER". 2012.

NVIDIA. "NVIDIA Jetson TK1 Development Kit." 2014a.

NVIDIA "Tesla GPU Accelerators for Servers", Disponível em<<http://www.nvidia.com/object/tesla-servers.html>>. Acesso em: 06 jun.2014b.

MOREIRA, Odair. "Implementação e avaliação de desempenho de um MPSoC homogêneo interconectado por NoC.", Porto Alegre, Setembro de 2009.

TEAM, D. "SHOC: The Scalable Heterogeneous Computing Benchmark Suite.", 2011.